

1/3/6

DIALOG(R) File 351:Derwent WPI

(c) 2002 Derwent Info Ltd. All rts. reserv.

008385352 **Image available**

WPI Acc No: 1990-272353/ 199036

XRPX Acc No: N91-255211

Phased-array antenna for pulsed radar - outputs DAC output signal to its
corresponding antenna element through phase shifter NoAbstract DWg 1/5

Patent Assignee: TOSHIBA KK (TOKE)

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2193088	A	19900730	JP 8911626	A	19890120	199036 B
US 5061937	A	19911029	US 90460999	A	19900104	199146

Priority Applications (No Type Date): JP 8911626 A 19890120

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-193088

(43)Date of publication of application : 30.07.1990

(51)Int.Cl.

G01S 7/02

H01Q 3/26

(21)Application number : 01-011626

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 20.01.1989

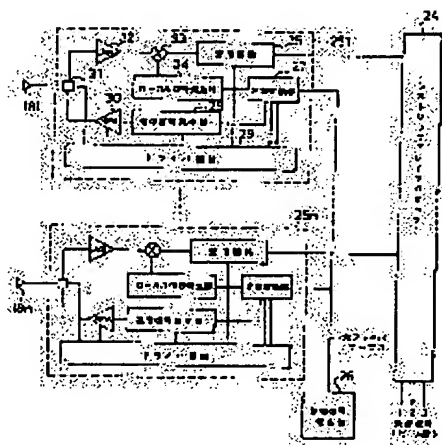
(72)Inventor : KOSEKI TAKESHI
MATSUMURA MASANORI
TANAKA ATSUSHI

(54) ARRAY ANTENNA APPARATUS

(57)Abstract:

PURPOSE: To make it possible to make an apparatus small in size and light in weight without using a distributor of high frequency by providing a means to divide a starting signal, a means to control a phase discretely, a signal generating means to generate discretely a digital transmission signal corresponding to the phase, etc.

CONSTITUTION: A transmission system starting signal, a transmission system phase control data signal for each of modules 251 to 25n and a light multiple signal formed of a transmission-reception control data signal for switching onto the transmission side. This light multiple signal is divided into (n) systems and sent to the modules 251 to 25n. The light multiple signal subjected to photoelectric conversion by a photoelectric converter 27 is supplied to a transmission signal generator 29 and a driver circuit 28. Reading the transmission system phase control data signal for itself, the circuit 28 generates a generation timing signal and sends it to a digital delay circuit of the generator 29 to control an amount of delay. Receiving the transmission-reception control data signal, besides, it sets a power amplifier 30 immediately in an ON state and switches a transmission-reception switch 31 onto the transmission side simultaneously. A transmission signal is emitted into the air from a corresponding one of antennas 181 to 18n.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12)特 許 公 報 (B 2)

(11)特許番号

第 2 7 9 5 8 6 6 号

(45)発行日 平成 1 0 年 (1 9 9 8) 9 月 1 0 日

(24)登録日 平成 1 0 年 (1 9 9 8) 6 月 2 6 日

(51)Int.Cl.⁶

識別記号

庁内整理番号

F I

G01S 7/02

G01S 7/02

F

請求項の数 6 (全 1 0 頁)

(21)出願番号 特願平 1 - 1 1 6 2 6
(22)出願日 平成 1 年 (1 9 8 9) 1 月 2 0 日
(65)公開番号 特開平 2 - 1 9 3 0 8 8
(43)公開日 平成 2 年 (1 9 9 0) 7 月 3 0 日
審査請求日 平成 7 年 (1 9 9 5) 1 2 月 2 8 日
前置審査

(73)特許権者 9 9 9 9 9 9 9 9 9
株式会社東芝
神奈川県川崎市幸区堀川町 7 2 番地
(72)発明者 小関 健
神奈川県川崎市幸区小向東芝町 1 番地
株式会社東芝小向工場内
(72)発明者 松村 正典
神奈川県川崎市幸区小向東芝町 1 番地
株式会社東芝小向工場内
(72)発明者 田中 淳
神奈川県川崎市幸区小向東芝町 1 番地
株式会社東芝小向工場内
(74)代理人 弁理士 鈴江 武彦 (外 2 名)
審査官 長浜 義憲

最終頁に続く

(54)【発明の名称】アレイアンテナ装置

(57)【特許請求の範囲】

【請求項 1】複数のアンテナ素子と、送信信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送信モジュールとを具備し、前記複数の送信モジュールはいずれも同一構成であり、前記分割手段で分割された起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じたデジタル送信信号を発生するデジタル送信信号発生手段と、このデジタル送信信号発生手段から導出されるデジタル送信信号をアナログ送信信号に変換して対応するアンテナ素子に導出するデジタル／アナログ変換手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【請求項 2】複数のアンテナ素子と、送信信号生成用の

2

起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送信モジュールとを具備し、前記複数の送信モジュールはいずれも同一構成であり、前記分割手段から導出される起動信号に応じて送信信号を発生する送信信号発生手段と、この送信信号発生手段から導出される送信信号の位相を制御して対応するアンテナ素子に導出する移相手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【請求項 3】複数のアンテナ素子と、ローカル信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の受信モジュールとを具備し、前記複数の受信モジュール

3

ルはいずれも同一構成であり、前記分割手段で分割された起動信号に応じてデジタルローカル信号を発生するデジタルローカル信号発生手段と、このデジタルローカル信号発生手段から導出されるデジタルローカル信号をアナログローカル信号に変換するデジタル／アナログ変換手段と、このデジタル／アナログ変換手段から導出されるアナログローカル信号と対応するアンテナ素子から導出される受信信号とを混合して受信信号の周波数変換を行なう周波数変換手段と、この周波数変換手段から導出されるアナログ受信信号をデジタル受信信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段で得られたデジタル受信信号の位相を制御する複数の移相手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【請求項 4】複数のアンテナ素子と、ローカル信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の受信モジュールとを具備し、前記複数の受信モジュールはいずれも同一構成であり、対応するアンテナ素子から導出される受信信号の位相を制御する移相手段と、前記分割手段で分割された起動信号に応じてローカル信号を発生するローカル信号発生手段と、このローカル信号発生手段から導出されるローカル信号と前記移相手段から出力される受信信号とを混合して周波数変換を行なう周波数変換手段と、この周波数変換手段から導出されるアナログ受信信号をデジタル受信信号に変換する複数のアナログ／デジタル変換手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【請求項 5】複数のアンテナ素子と、送信信号生成用及びローカル信号生成用の起動信号を発生する起動信号発生手段と、前記各起動信号をそれぞれ前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送受信モジュールとを具備し、前記複数の送受信モジュールは同一構成であり、前記分割手段で分割された送信信号生成用の起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じた送信信号を発生する送信信号発生手段と、送信時に前記送信信号発生手段から導出される送信信号を対応するアンテナ素子に導き、受信時に対応するアンテナ素子から導出される受信信号を受信系に導く送受切換器と、前記分割手段で分割されたローカル信号生成用の起動信号に応じてローカル信号を発生するローカル信号発生手段と、このローカル信号発生手段から導出されるローカル信号及び前記送受切換器から導出される受信信号を混合して受信信号の周波数変換を行なう周波数変換手段と、この周波数変換手段から導出される受信信号の位相を制御する移相手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【請求項 6】複数のアンテナ素子と、送信信号生成用の

4

起動信号を発生する起動信号発生手段と、前記起動信号をそれぞれ前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送受信モジュールとを具備し、前記複数の送受信モジュールは同一構成であり、前記分割手段で分割された起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じた送信信号を発生する送信信号発生手段と、送信時に前記送信信号発生手段から導出される送信信号を対応するアンテナ素子に導き、受信時に対応するアンテナ素子から導出される受信信号を受信系に導く送受切換器と、この送受切換器から導出される受信信号をデジタル信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段から導出されるデジタル受信信号の位相を制御する移相手段とを備えるようにしたことを特徴とするアレイアンテナ装置。

【発明の詳細な説明】

【発明の目的】

（産業上の利用分野）

この発明は、例えばパルスレーダ等に用いられ、送受信ビームを任意に走査するアクティブフェーズドアレイ方式のアレイアンテナ装置に関する。

（従来の技術）

従来のパルスレーダに用いられているアクティブフェーズドアレイ方式のアレイアンテナ装置は、第 5 図に示すように構成される。

まず、信号源 11 は一定の繰返し周期で一定期間づつキャリア信号を発生し、送信信号として出力する。この送信信号は送信信号分配器 12 によって複数の送受信モジュール 131～13n に分配供給される。各送受信モジュール 131～13n は同構成であり、それぞれ移相器 14、高電力増幅器（HPA:ハイパワーアンプ）15、送受切換器 16 及び低雑音増幅器（LNA:ローノイズアンプ）17 で構成され、外部からの位相制御信号によって移相器 14 の移相量が制御され、外部からの送受制御信号によって送受切換器 16 の切換制御が行われるようになっている。すなわち、送信時において、各送受信モジュール 131～13n に入力された上記送信信号分配器 12 からの送信信号は移相器 14 で移相制御された後、高電力増幅器 15 で増幅され、送受切換器 16 によって対応するアンテナ素子 181～18n に導かれて空間に放出され、これによって放射ビームパターンが形成される。ここで、各モジュール 131～13n の各移相量を適宜制御することによって上記放射ビームパターンを任意の方向に向けることができる。

一方、受信時において、各アンテナ素子 181～18n で受けた信号は、対応する送受信モジュール 131～13n の送受切換器 16 で受信系に導かれ、低雑音増幅器 17 で増幅された後、対応する受信モジュール 191～19n に供給される。各受信モジュール 191～19n には、第 1 及び第 2 のローカル信号分配器 20, 21 によって、第 1 及び第 2 の局部発振

器 22, 23 からの第 1 及び第 2 のローカル信号 L_1, L_2 ($i > L_2$) が分配供給される。各受信モジュール 191~19n に入力された受信信号は第 1, 第 2 のローカル信号 L_1, L_2 で順次周波数変換され、さらにデジタル信号に変換された後、シストリックアレイプロセッサ 24 に供給される。このプロセッサ 24 は各受信モジュール 191~19n からのデジタル受信信号を入力してデジタルビームフォーミング (DBF) 処理を行ない、所望の受信ビームを形成するので、このプロセッサ 24 から出力される受信信号 (ビーム数) を演算処理することによって目標検出を行なうことができる。

以上、従来のアクティブフェーズドアレイ方式のアレイアンテナ装置を構成する一例を示したが、このような構成は以下のような欠点を有する。

第 1 に、大型でかつ重量の重い高周波用の分配器を用いて送信信号やローカル信号を分配しなければならないため、装置全体の大型化かつ重量増大を余儀なくされる。第 2 に、高周波信号伝送用の信号ケーブルの配線数が多いため、回路の複雑化を招いている。第 3 に、各送受信モジュール間の位相合わせを行なう必要があるため、調整作業が複雑である。

(発明が解決しようとする課題)

以上述べたように従来のアレイアンテナ装置は、大型でかつ重量があり、回路構成も複雑で、調整作業も容易でない。

この発明は上記の課題を解決するためになされたもので、高周波用の分配器を用いずに構成することができ、小型、軽量かつ構成の簡単なアレイアンテナ装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

上記目的を達成するためにこの発明に係るアレイアンテナ装置は、

(1) 複数のアンテナ素子と、送信信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送信モジュールとを具備し、前記複数の送信モジュールはいずれも同一構成であり、前記分割手段で分割された起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じたデジタル送信信号を発生するデジタル送信信号発生手段と、このデジタル送信信号発生手段から導出されるデジタル送信信号をアナログ送信信号に変換して対応するアンテナ素子に導出するデジタル／アナログ変換手段とを備えるようにしたことを第 1 の特徴とし、

(2) 複数のアンテナ素子と、送信信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送信モジュ

ールとを具備し、前記複数の送信モジュールはいずれも同一構成であり、前記分割手段から導出される起動信号に応じて送信信号を発生する送信信号発生手段と、この送信信号発生手段から導出される送信信号の位相を制御して対応するアンテナ素子に導出する移相手段とを備えるようにしたことを第 2 の特徴とし、

(3) 複数のアンテナ素子と、ローカル信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の受信モジュールとを具備し、前記複数の受信モジュールはいずれも同一構成であり、前記分割手段で分割された起動信号に応じてデジタルローカル信号を発生するデジタルローカル信号発生手段と、このデジタルローカル信号発生手段から導出されるデジタルローカル信号をアナログローカル信号に変換するデジタル／アナログ変換手段と、このデジタル／アナログ変換手段から導出されるアナログローカル信号と対応するアンテナ素子から導出される受信信号とを混合して受信信号の周波数変換を行なう周波数変換手段と、この周波数変換手段から導出されるアナログ受信信号をデジタル受信信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段で得られたデジタル受信信号の位相を制御する複数の移相手段とを備えるようにしたことを第 3 の特徴とし、

(4) 複数のアンテナ素子と、ローカル信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号を前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の受信モジュールとを具備し、前記複数の受信モジュールはいずれも同一構成であり、対応するアンテナ素子から導出される受信信号の位相を制御する移相手段と、前記分割手段で分割された起動信号に応じてローカル信号を発生するローカル信号発生手段と、このローカル信号発生手段から導出されるローカル信号と前記移相手段から出力される受信信号とを混合して周波数変換を行なう周波数変換手段と、この周波数変換手段から導出されるアナログ受信信号をデジタル受信信号に変換する複数のアナログ／デジタル変換手段とを備えるようにしたことを第 4 の特徴とし、

(5) 複数のアンテナ素子と、送信信号生成用及びローカル信号生成用の起動信号を発生する起動信号発生手段と、前記各起動信号をそれぞれ前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送受信モジュールとを具備し、前記複数の送受信モジュールは同一構成であり、前記分割手段で分割された送信信号生成用の起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じた送信信号を発生する送信信号発生手段と、送信時に前記送信信号発生手段から導出される送信信号を対応するアンテナ素子に導き、受信時に対応す

るアンテナ素子から導出される受信信号を受信系に導く送受切換器と、前記分割手段で分割されたローカル信号生成用の起動信号に応じてローカル信号を発生するローカル信号発生手段と、このローカル信号発生手段から導出されるローカル信号及び前記送受切換器から導出される受信信号を混合して受信信号の周波数変換を行なう周波数変換手段と、この周波数変換手段から導出される受信信号の位相を制御する移相手段とを備えるようにしたことを第 5 の特徴とし、

(6) 複数のアンテナ素子と、送信信号生成用の起動信号を発生する起動信号発生手段と、前記起動信号をそれぞれ前記アンテナ素子の個数分に分割する分割手段と、前記複数のアンテナ素子に対応して設けられる複数の送受信モジュールとを具備し、前記複数の送受信モジュールは同一構成であり、前記分割手段で分割された起動信号の位相を制御する移相手段と、この移相手段から導出される起動信号の位相に応じた送信信号を発生する送信信号発生手段と、送信時に前記送信信号発生手段から導出される送信信号を対応するアンテナ素子に導き、受信時に対応するアンテナ素子から導出される受信信号を受信系に導く送受切換器と、この送受切換器から導出される受信信号をデジタル信号に変換するアナログ／デジタル変換手段と、このアナログ／デジタル変換手段から導出されるデジタル受信信号の位相を制御する移相手段とを備えるようにしたことを第 6 の特徴とする。

(作用)

上記第 1 の特徴を保つアレイアンテナ装置では、送信信号生成用の起動信号を発生してアンテナ素子の個数分に分割し、分割した起動信号をアンテナ素子それぞれに対応して設けられた送信モジュールに導く。各送信モジュールでは、入力された起動信号の位相を任意に制御し、その起動信号の位相に応じたデジタル送信信号を生成してアナログ送信信号に変換した後、対応するアンテナ素子に導いて空間に放射する。

上記第 2 の特徴を持つアレイアンテナ装置では、送信信号生成用の起動信号を発生してアンテナ素子の個数分に分割し、分割した起動信号をアンテナ素子それぞれに対応して設けられた送信モジュールに導く。各送信モジュールでは、入力された起動信号に応じて送信信号を生成し、各送信信号の位相を任意に制御した後、対応するアンテナ素子に導いて空間に放射する。

上記第 3 の特徴を持つアレイアンテナ装置では、ローカル信号生成用の起動信号を発生してアンテナ素子の個数分に分割し、分割した起動信号をアンテナ素子それぞれに対応して設けられた受信モジュールに導く。各受信モジュールでは、入力された起動信号に応じてデジタルローカル信号を生成してローカルアナログ信号に変換し、対応するアンテナ素子から導出される受信信号と混合して受信信号の周波数変換を行った後、デジタル受信信号に変換し、このデジタル受信信号の位相を制御して

出力する。

上記第 4 の特徴を持つアレイアンテナ装置では、ローカル信号生成用の起動信号を発生してアンテナ素子の個数分に分割し、分割した起動信号をアンテナ素子それぞれに対応して設けられた受信モジュールに導く。各受信モジュールでは、対応するアンテナ素子から導出される受信信号の位相を任意に制御する一方で、ローカル信号生成用の起動信号に応じてローカル信号を生成し、このローカル信号と位相制御された受信信号とを混合して周波数変換を行った後、デジタル受信信号に変換して出力する。

上記第 5 の特徴を持つアレイアンテナ装置では、送信信号生成用及びローカル信号生成用の起動信号を発生して前記化起動信号をそれぞれ前記アンテナ素子の個数分に分割し、アンテナ素子に対応して設けられる複数の送受信モジュールに供給する。各送受信モジュールにおいて、送信時には、分割された送信信号生成用起動信号の位相を制御し、この起動信号の位相に応じた送信信号を生成し、対応するアンテナ素子に導出して空間に放出する。受信時には、対応するアンテナ素子からの受信信号に分割されたローカル信号生成用起動信号に応じて生成されるローカル信号を混合して受信信号の周波数変換を行なった後、位相を制御して各アンテナ素子毎の受信信号を得る。

上記第 6 の特徴を持つアレイアンテナ装置では、送信信号生成用の起動信号を発生してアンテナ素子の個数分に分割し、アンテナ素子に対応して設けられる複数の送受信モジュールに供給する。各送受信モジュールにおいて、送信時には、分割された起動信号の位相を制御し、その位相に応じた送信信号を生成して対応するアンテナ素子に導いて空間に放出する。受信時には、対応するアンテナ素子からの受信信号をデジタル信号に変換した後、その位相を制御して各アンテナ素子毎の受信信号を得る。

(実施例)

以下、第 1 図及び第 2 図を参照してこの発明の一実施例を説明する。但し、第 1 図において第 5 図と同一部分には同一符号を付して示し、その説明を省略する。

第 1 図はパルスレーダ用のアレイアンテナ装置にこの発明を適用した場合の全体構成を示すもので、251~25n はデジタル送受信モジュール、26 は送信系及び受信系の起動信号（単一のパルス信号または送受信期間に渡ってそれぞれ生成される高速クロック信号）、送信系及び受信系の位相制御データ信号（各デジタル送受信モジュール 251~25n 毎に設定される）及び送受制御データ信号を発生し、各信号を光信号に変換して多重化出力する制御信号発生器である。各デジタル送受信モジュール 251~25n は共に同一構成であり、第 2 図にその 1 つを取出して示すように、それぞれ光電変換器 27、ドライバ回路 28、送信信号発生器 29、電力増幅器（HPA）30、送受切換器 3

1、低雑音増幅器32、混合器33、ローカル信号発生器34及び受信回路35で構成される。

光電変換器27は制御信号発生器32と光ファイバで接続され、制御信号発生器32から出力される光多重信号を受けて光電変換し、多重されている各信号を分離出力するものである。分離された送信系起動信号は送信信号発生器29に、受信系起動信号はローカル信号発生器34に、送信系及び受信系の位相制御データ信号、送受制御データ信号はドライバ回路28に供給される。

上記ドライバ回路28は自己のモジュールに対する送信系の位相制御データ信号を受取って送信信号発生器29に発生タイミング信号を送り、自己のモジュールに対する受信系の位相制御データ信号を受取って受信回路35に出力タイミング信号を送り、送受制御データ信号を受けて電力増幅器30のオン・オフ制御及び送受切換器31の切換制御を行なうものである。

送信信号発生器29はデジタル遅延回路291、送信信号のサンプリングデータを記憶する記憶回路（例えばROM：読出し専用メモリ）292、D/A（デジタル／アナログ）変換器293及びバンドパスフィルタ（BPF）294で構成され、送信系起動信号なるクロック信号（制御信号発生器26から供給される起動信号が単一パルス信号の場合はこの単一パルス信号によってパルス送信期間に渡って生成されたクロック信号）をデジタル遅延回路291でドライバ回路28からの発生タイミング信号が入力されるまで遅延させて記憶回路292に送り、この記憶回路292から送信信号のサンプリングデータを順次読出してD/A変換器293でアナログ信号に変換した後、バンドパスフィルタ294で必要な周波数成分のみを抽出して送信信号を発生するようになっている。この送信信号発生器29から出力される送信信号は高電力増幅器30で電力増幅された後、送受切換器31を介して対応するアンテナ素子181～18nに供給される。

一方、上記ローカル信号発生器34はローカル信号のサンプリングデータを記憶する記憶回路341、D/A変換器342及びバンドパスフィルタ343で構成され、受信系起動信号なるクロック信号（制御信号発生器26から供給される起動信号が単一パルス信号の場合はこの単一パルス信号によって受信期間に渡って生成されたクロック信号）によって記憶回路341から記憶されているローカル信号のサンプリングデータを順次読出してD/A変換器342でアナログ信号に変換した後、バンドパスフィルタ343で必要な周波数成分のみを抽出してローカル信号を発生するようになっている。このローカル信号発生器34から出力されるローカル信号は混合器33に送られる。尚、ローカル信号発生器34には必要に応じて位相補正用の移相器が設けられる。

この混合器33はローカル信号と共に送受切換器31及び低雑音増幅器32を介して供給されるアンテナ受信信号を入力し、両者を混合して中間周波数（IF）に周波数変換

を行なうもので、ここで得られたIF受信信号は受信回路35に送られる。この受信回路35はA/D（アナログ／デジタル）変換器351及びデジタル遅延回路（例えばシフトレジスタ）352で構成され、A/D変換器351でIF受信信号をデジタル信号に変換した後、ドライバ回路28からの出力タイミング信号に応じてデジタル遅延回路352から遅延出力するようになっている。このようにして各デジタル送受信モジュール251～25nで得られたデジタル受信信号はデジタル送受信モジュールの出力信号として前記シストリックアレイプロセッサ24に直接送られる。

上記構成において、以下その動作について説明する。

まず、送信時には、制御信号発生器26から送信系起動信号、各モジュール251～25nに対する送信系位相制御データ信号及び送信側に切換えるための送受制御データ信号からなる光多重信号が送出される。この光多重信号はn系統に分割されて各デジタル送受信モジュール251～25nに送られる。各モジュール251～25nに入力された光多重信号は光電変換器27で光電変換され、各信号毎に分離されて、送信系起動信号は送信信号発生器29に、送信系位相制御データ信号及び送受制御データ信号はドライバ回路28に供給される。

ここで、ドライバ回路28は、自己に対する送信系移相制御データ信号を読取って、そのデータ情報に基づく発生タイミング信号を生成し、送信信号発生器29のデジタル遅延回路291に送ってその遅延量を制御する。また、送受制御データ信号を受取って直ちに電力増幅器30をオン状態に設定し、同時に送受切換器31を送信側に切換える。

このような制御により、送信信号発生器29に入力された送信用起動信号なるクロック信号はデジタル遅延回路291で発生タイミング信号の指定タイミングまで遅延されて記憶回路292に送られる。このため、記憶回路293に記憶されている送信信号のサンプリングデータは発生タイミング信号の指定タイミングから順次読出され、D/A変換器293でアナログ信号に変換され、バンドパスフィルタ294で必要な周波数成分のみが抽出されて送信信号となる。この送信信号は高電力増幅器30で電力増幅された後、送受切換器31を介して対応するアンテナ素子181～18nに供給され、空間に放出される。

一方、受信時には、制御信号発生器26から受信系起動信号、各モジュール251～25nに対する受信系位相制御データ信号及び受信側に切換えるための送受制御データ信号からなる光多重信号が送出される。この光多重信号はn系統に分割されて各デジタル送受信モジュール251～25nに送られる。各モジュール251～25nに入力された光多重信号は光電変換器27で光電変換され、各信号毎に分離されて、受信系起動信号はローカル信号発生器34に、受信系位相制御データ信号及び送受制御データ信号はドライバ回路28に供給される。

ここで、ドライバ回路28は、自己に対する受信系位相

制御データ信号を読取って、そのデータ情報に基づく出力タイミング信号を生成し、受信回路35のデジタル遅延回路352に送ってその遅延量を制御する。また、送受制御データ信号を受取って直ちに電力増幅器30をオフ状態に設定し、同時に送受切換器31を受信側に切換える。

このような制御により、各モジュール251~25nに入力されたアンテナ受信信号は、送受切換器31で受信系に導かれ、低雑音増幅器32で増幅された後、混合器33に供給される。一方、ローカル信号発生器34に入力された受信用起動信号なるクロック信号は記憶回路341に送られる。このため、記憶回路341に記憶されているローカル信号のサンプリングデータは順次読出されてD/A変換器342でアナログ信号に変換され、バンドパスフィルタ343で必要な周波数成分のみが抽出されてローカル信号となり、混合器33に供給される。すなわち、この混合器33でアンテナ受信信号はローカル信号と混合され、これによってIF受信信号に周波数変換される。

このIF受信信号は受信回路35のA/D変換器351でデジタル信号に変換され、デジタル遅延回路352でドライバ回路28からの出力信号で指定された時間だけ遅延された後、シストリックアレイプロセッサ24に供給される。そして、このプロセッサ24によって各受信モジュール191~19nからのデジタル受信信号についてデジタルビームフォーミング(DBF)処理が行なわれ、所望の受信ビームが形成される。このプロセッサ24から出力される受信信号(ビーム数)を信号処理することによって、例えば目標検出を行なうことができる。

したがって、上記構成によるアレイアンテナ装置は、各モジュール内に送信信号発生器及びローカル信号発生器が設けられており、これらの発生器に起動信号を与えるだけで送信信号及びローカル信号をモジュール内で発生させることができる。このため、各モジュールに送信信号やローカル信号を分配供給する必要がないので、大型でかつ重量の重い高周波用の分配器が不要となり、装置全体の小型化が軽量化を実現できる。また、各モジュールに対しては単に高速クロック信号やデータ信号を送るだけでよいので、高周波信号伝送用の信号ケーブルが不要となり、回路の簡易化を実現でき、しかも信頼性の高い光伝送が可能となる。さらに、各送受信モジュール内に移相器を設けずに送信信号の位相制御を行なうことができるので、モジュールの構成を簡単化することができる。また、受信位相合わせも単にデータを変えるだけで行なうことができるので、調整作業が極めて簡単にな

る。

尚、上記実施例は移相器を用いずに構成しているが、第3図に示すように、送信系において送信信号発生器29を記憶回路292、D/A変換器293及びバンドパスフィルタ294で構成し、起動信号の入力と同時に送信信号を発生させた後、移相器36によって送信信号の位相を制御して高電力増幅器30に送るようにし、また受信系において低雑音増幅器32から出力される受信信号を移相器37で移相制御した後に混合器33に供給して周波数変換を行ない、受信回路35で単にA/D変換してシストリックアレイプロセッサ24に送るようにしても、上記実施例と同様な効果が得られる。また、アンテナ受信信号の周波数に受信回路35のA/D変換器351が追従できれば、第4図に示すようにローカル信号発生器34や混合器33を設けなくてもよい。いずれも各モジュールは従来に比してIC化が容易であり、小型・軽量化を図ることができる。

[発明の効果]

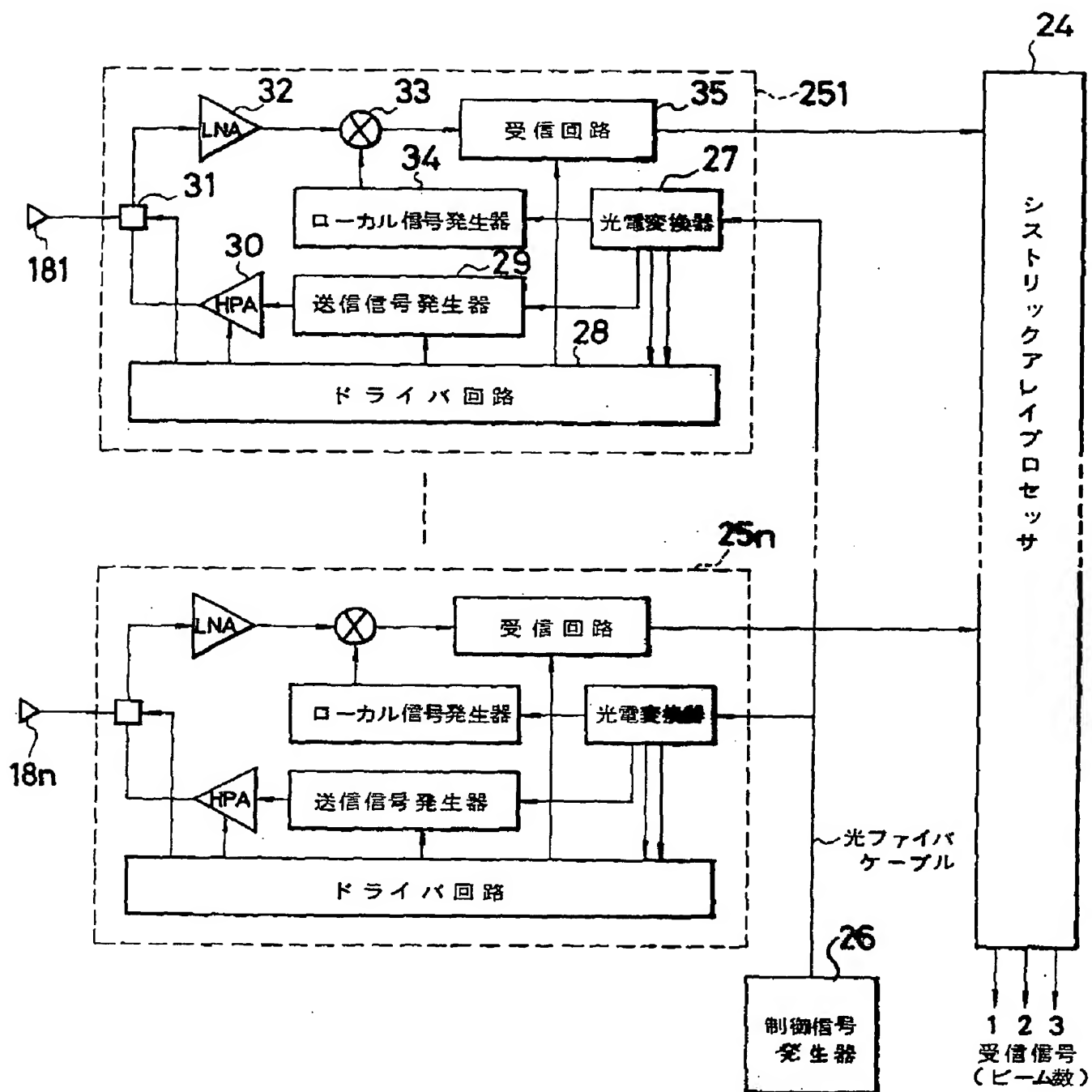
以上のようにこの発明によれば、高周波用の分配器を用いずに構成することができ、小型、軽量かつ構成の簡単なアレイアンテナ装置を提供することができる。

[図面の簡単な説明]

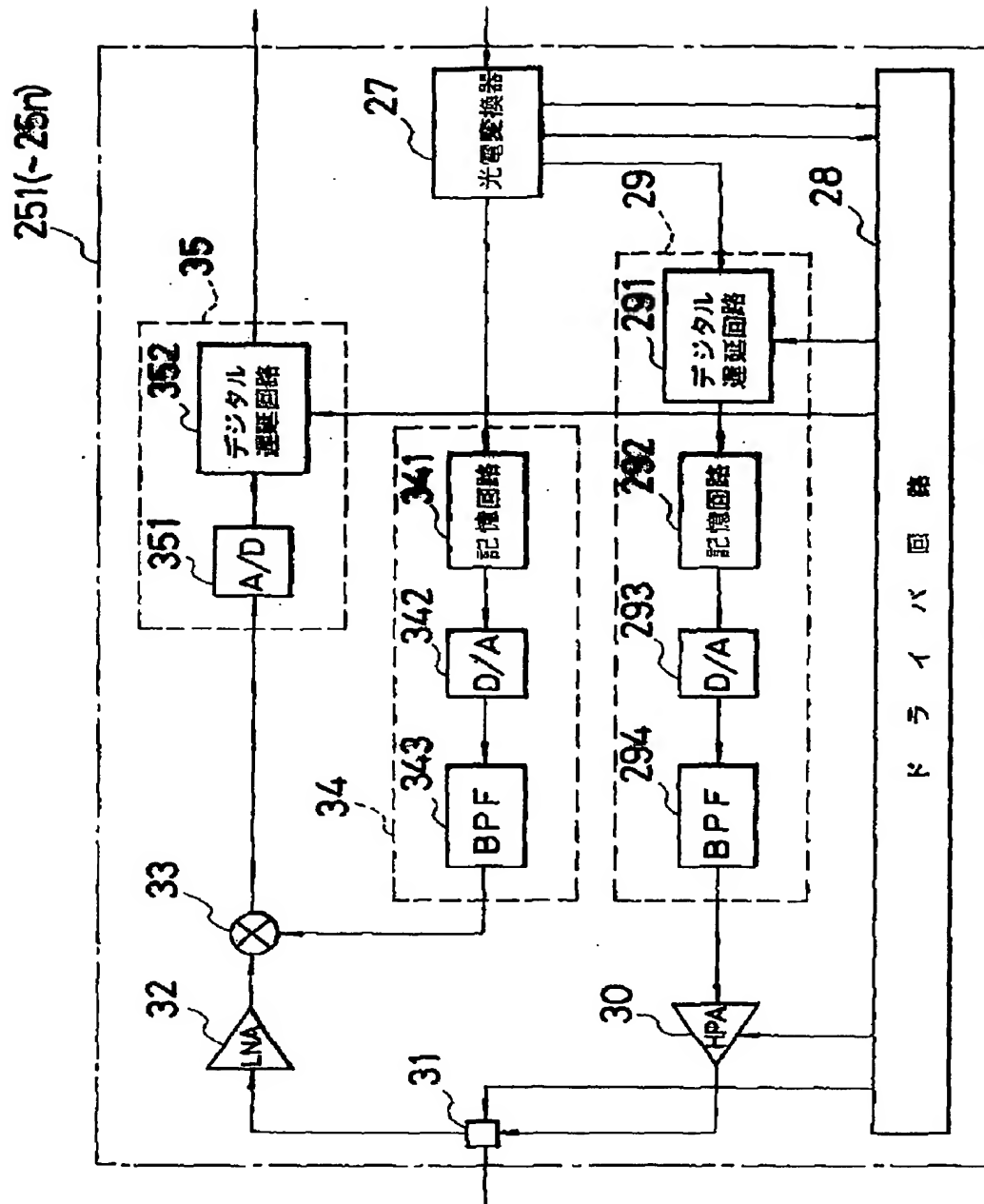
第1図はこの発明に係るアレイアンテナ装置の一実施例を示す全体構成のブロック図、第2図は同実施例のデジタル送受信モジュールの具体的な構成を示すブロック回路図、第3図及び第4図はそれぞれこの発明に係る他の実施例としてデジタル送受信モジュールの構成を示すブロック回路図、第5図は従来のアレイアンテナ装置の構成を示すブロック回路図である。

11……信号源、12……送信信号分配器、131~13n……送
30 受信モジュール、14……移相器、15……高電力増幅器、
16……送受切換器、17……低雑音増幅器、181~18n……
アンテナ素子、191~19n……受信モジュール、20,21……
ローカル信号分配器、22,23……局部発振器、24……
シストリックアレイプロセッサ、251~25n……デジタル
送受信モジュール、26……制御信号発生器、27……光電
変換器、28……ドライバ回路、29……送信信号発生器、
291……デジタル遅延回路、292……記憶回路、293……D
/A変換器、294……バンドパスフィルタ、30……高電力
分配器、31……送受切換器、32……低雑音増幅器、33……
40 ……混合器、34……ローカル信号発生器、341……記憶回
路、342……D/A変換器、343……バンドパスフィルタ、3
5……受信回路、351……A/D変換器、352……デジタル遅
延回路、36,37……移相器。

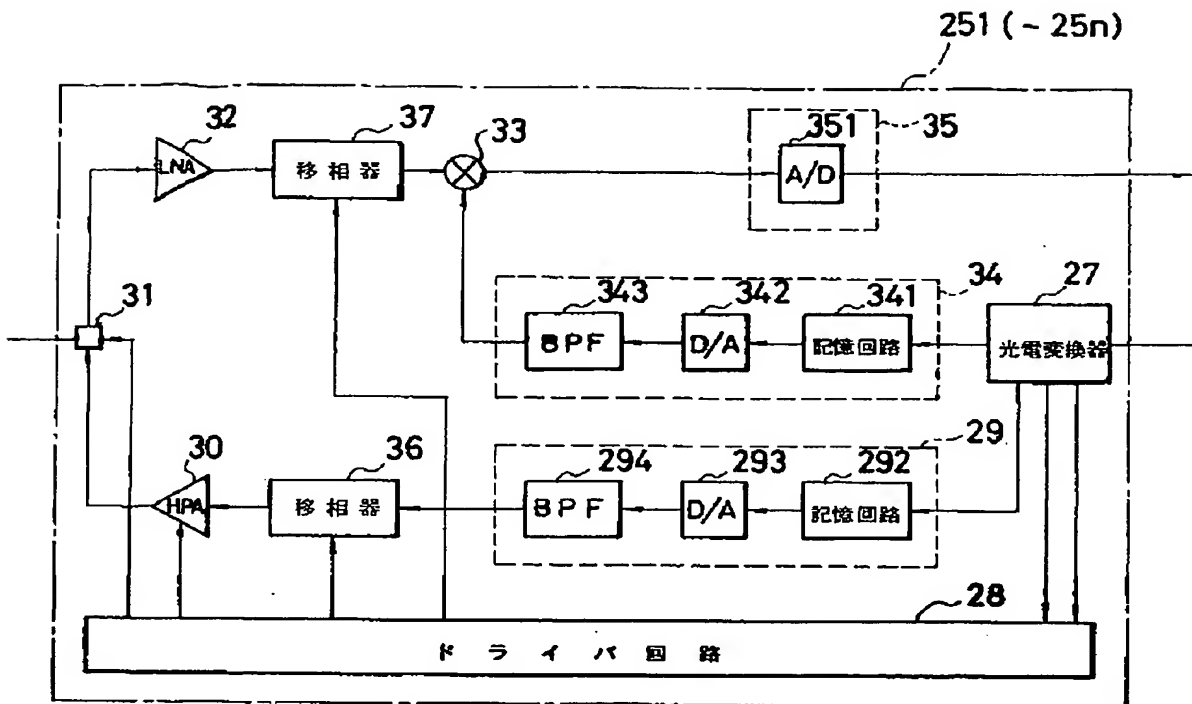
【第 1 図】



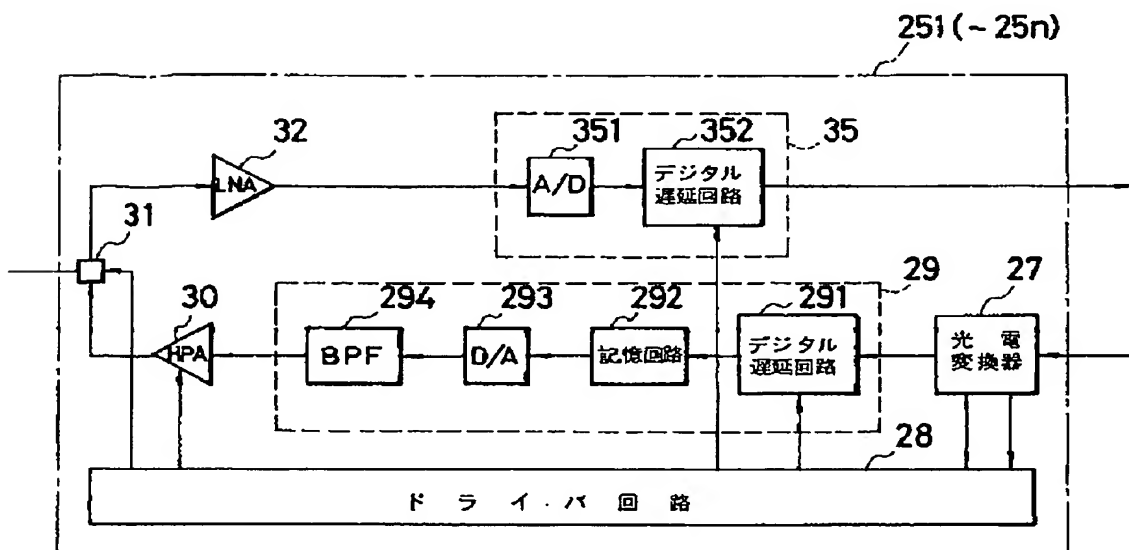
【第 2 図】



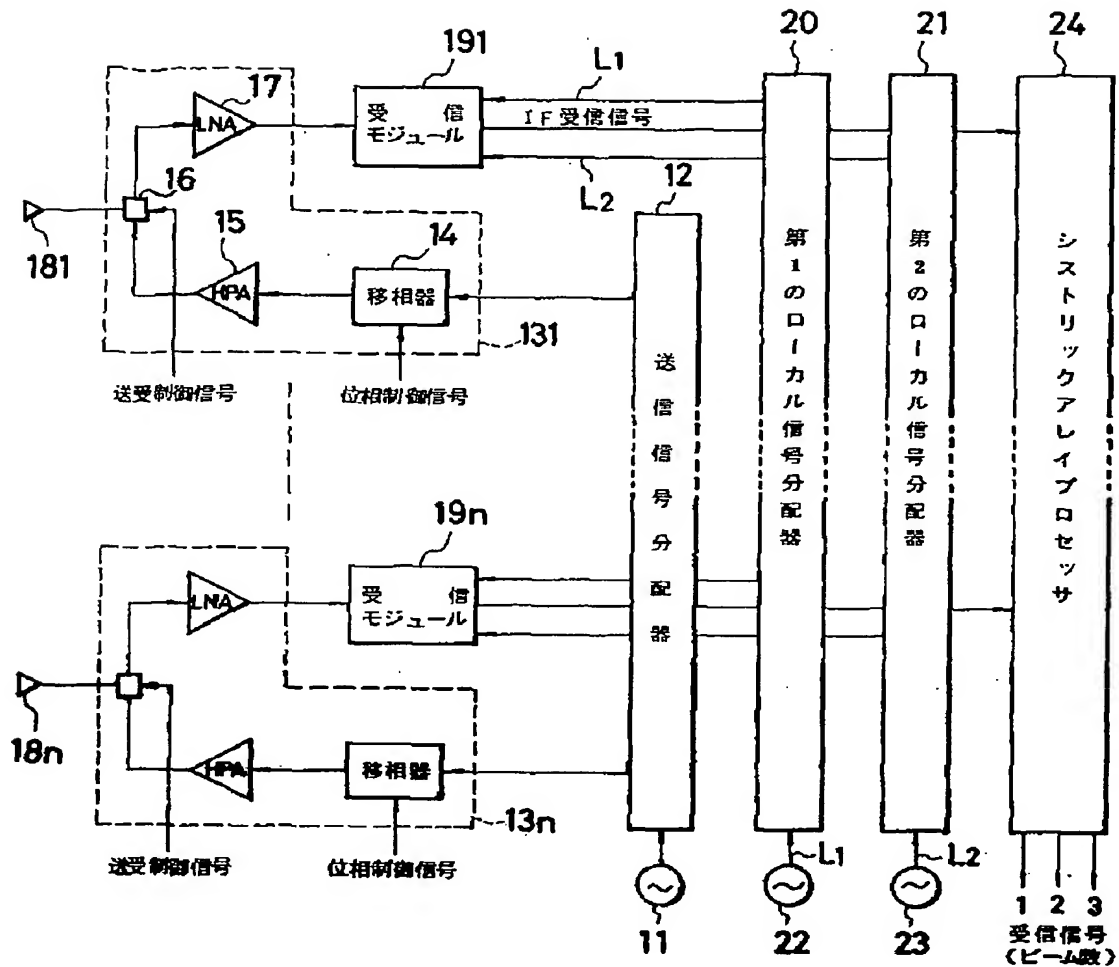
【第 3 図】



【第 4 図】



【 第 5 図 】



フロントページの続き

(56) 参考文献 特開 昭 6 3 - 2 8 4 4 8 4 (J P , A)

特開 昭 5 5 - 1 4 6 0 6 4 (J P , A)

(58) 調査した分野 (Int. Cl. ⁶, D B 名)

G01S 7/00 - 7/42

G01S 13/00 - 13/95

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.